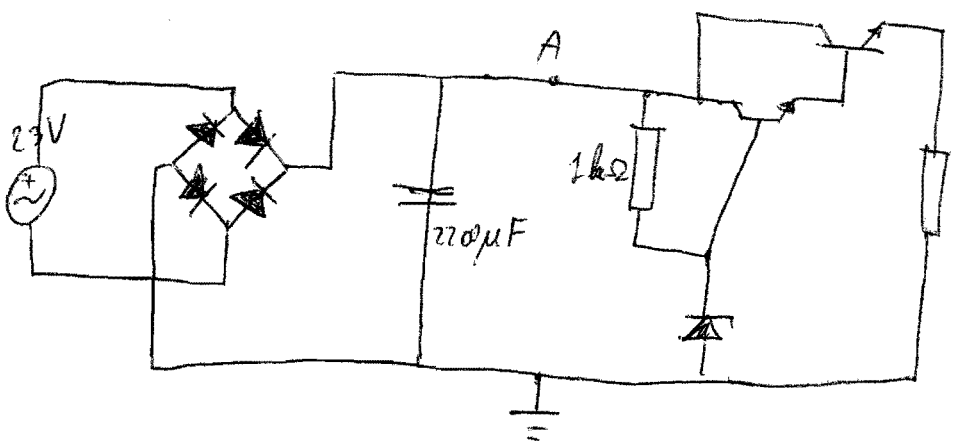
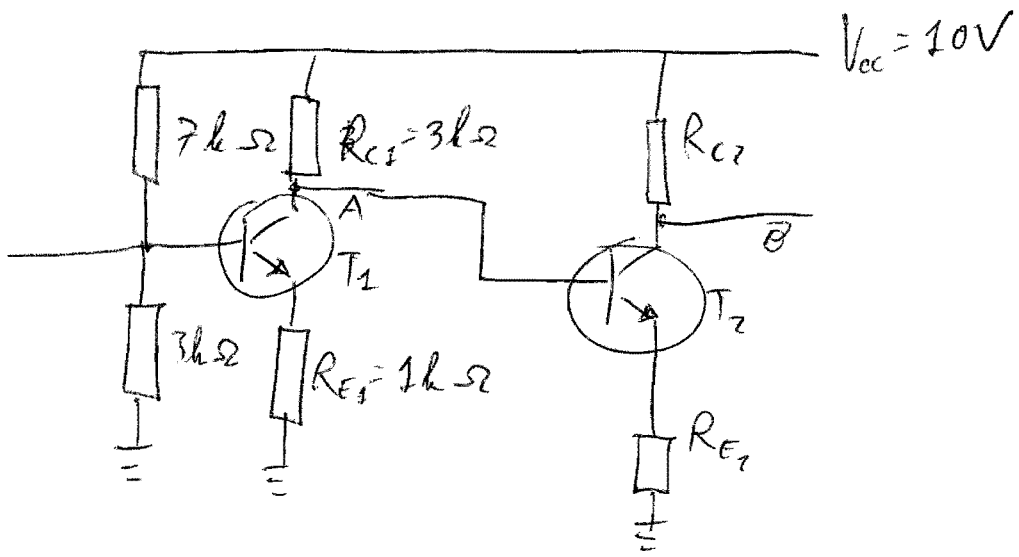


① Er wordt gevraagd een digitale logische schakeling te ontwerpen, met 4 binaire ingangen A, B, C, D en een uitgang E. ABCD stelt binair de getallen 0 tot 15 voor, en de uitgang E moet hoog worden enkel als de ingang deelbaar is door 4 of 5. Maak een waarheidstabel en een Karnaugh map en schrijf een booleaanse uitdrukking voor dit probleem. Vereenvoudig deze uitdrukking met booleaanse logica of met de Karnaugh map. Teken het uiteindelijke circuit met behulp van logische poorten.

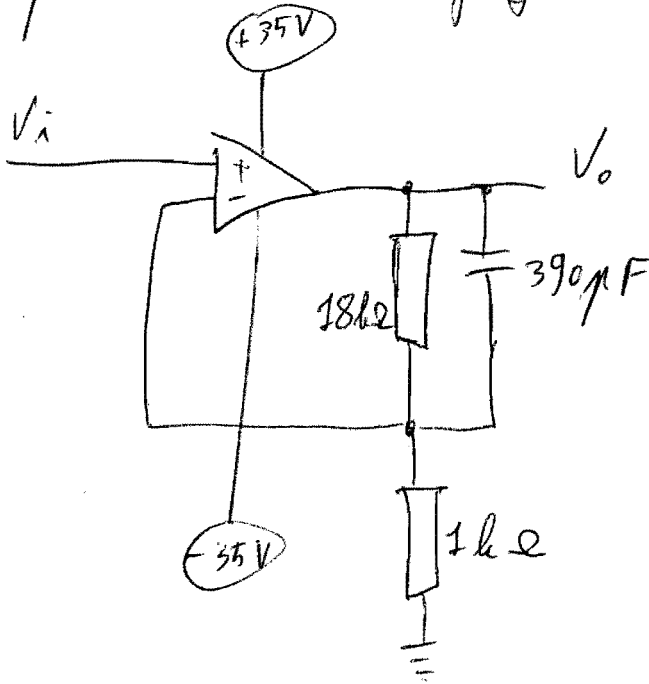
② Schat zo nauwkeurig mogelijk de spanning op de punten A en B in onderstaande schakeling van een gelijkspanningsvoeding. De diodes en transistoren zijn gebaseerd op silicium.



③ Bereken voor onderstaande schakeling de spanning in punt A wanneer geen ingangssignaal aangelegd wordt (quiescent condition) en de dissipatie in transistor  $T_1$ . Bepaal  $R_{C2}$  en  $R_{E2}$  zodanig dat bij B in rust 5V aanwezig is. Bereken in dat geval de totale voltage gain.

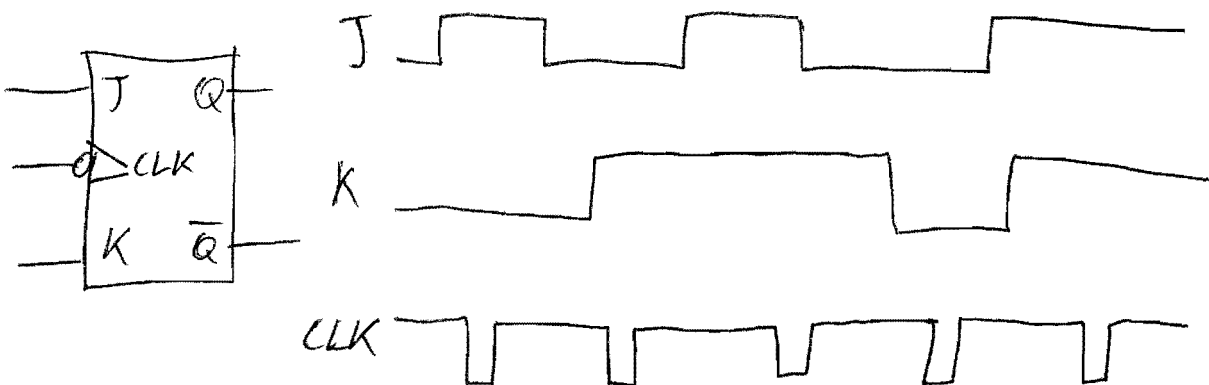


- ④ Wat is de versterking bij 1 kHz en 50 kHz. Vanaf welke amplitude van de ingang zal de versterker vervormen.



- ⑤ Wat is het verschil tussen een JFET, DE-MOSFET en MOSFET. Zeken voor de 3 gevallen een versterkerschakeling met correcte bias-instellingen.

- ⑥ Geef  $Q$ ,  $Q=0$  bij het begin.



Q